



Dispositivi a semiconduttore a 4 strati

Corso di Elettronica Industriale
Laurea Magistrale Ingegneria Elettronica
Prof Lorenzo Capineri



INTRODUZIONE SUI TIRISTORI

Il nome **TIRISTORE** si riferisce alla famiglia dei dispositivi a semiconduttore che manifestano caratteristiche di tipo **bistabile** e quindi possono commutare tra uno stato di alta-impedenza (**OFF**) caratterizzato da un passaggio di basse correnti, ed uno stato di bassa-impedenza (**ON**) caratterizzato da un passaggio di elevate correnti.

Il funzionamento dei tiristori è strettamente legato a quello del transistor bipolare, nel quale sia gli elettroni che le lacune sono coinvolti nel processo di trasporto.

Il nome “tiristore” (in inglese THYRISTOR) deriva dal dispositivo “Gas Thyatron” un tubo a vuoto con caratteristiche di commutazione bistabili simili alla versione a semiconduttore.

Shockley nel 1950 introdusse il concetto di “hook collector”, dopodiché **Ebers** nel 1952 introdusse un **modello equivalente a due transistor** per spiegare la caratteristica bistabile del tiristore di base, che si presenta come un dispositivo a semiconduttore a 4 strati *p-n-p-n*. **Moll et. Al.** nel 1956 pubblicarono i risultati del primo dispositivo a quattro strati realizzato.

Questo lavoro ha gettato le basi per gli sviluppi futuri dei dispositivi a quattro strati e le loro molteplici variazioni per ottenere caratteristiche sempre migliori (**bassa dissipazione negli stati ON e OFF**) e specializzate per le varie applicazioni dell’elettronica di potenza.

Libri di riferimento:

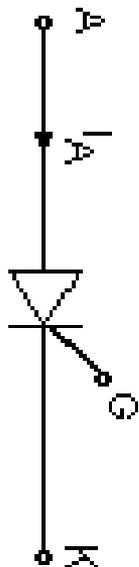
- B.J. Baliga , Fundamental of Power Semiconductor Devices, Springer, 2008
- J. Lutz et al., Semiconductro Power Devices: Physics, Characteristics, Reliability. Springer 2011
- Ulrich Tietze, Christoph Schenk:Electronic circuits - Design and applications, Springer Verlag Heidelberg, 1991
- John G. Kassakian, Martin F. Schlecht, George C. Verghese: Principles of power electronics , Addison-Wesley Publishing Company, Inc., 1992
- P.D. Taylor, Thyristor Design and Realization, Wiley 1987



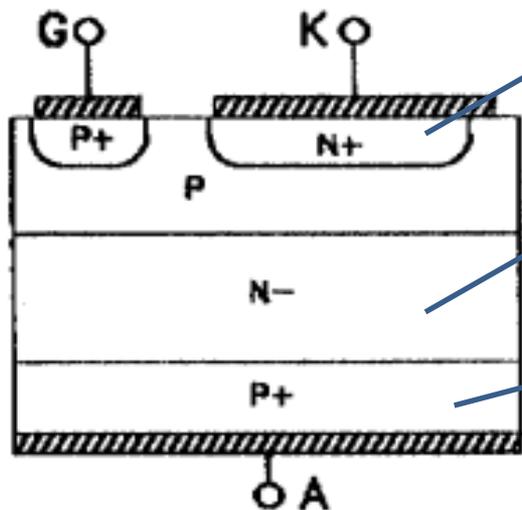
Argomenti:

- Analisi della struttura di un dispositivo a 4 strati e 3 terminali tipo SCR
- Realizzazione dispositivi su silicio
- Caratteristica tensione/corrente
- Caratterizzazione dello stato "on" e "off"
- Analisi con modello unidimensionale (Modello di Shockley)
- Condizioni di innesco (turn-on)
- Tempi di commutazione
- Dispositivi TRIAC

Struttura planare di un SCR



Simbolo SCR

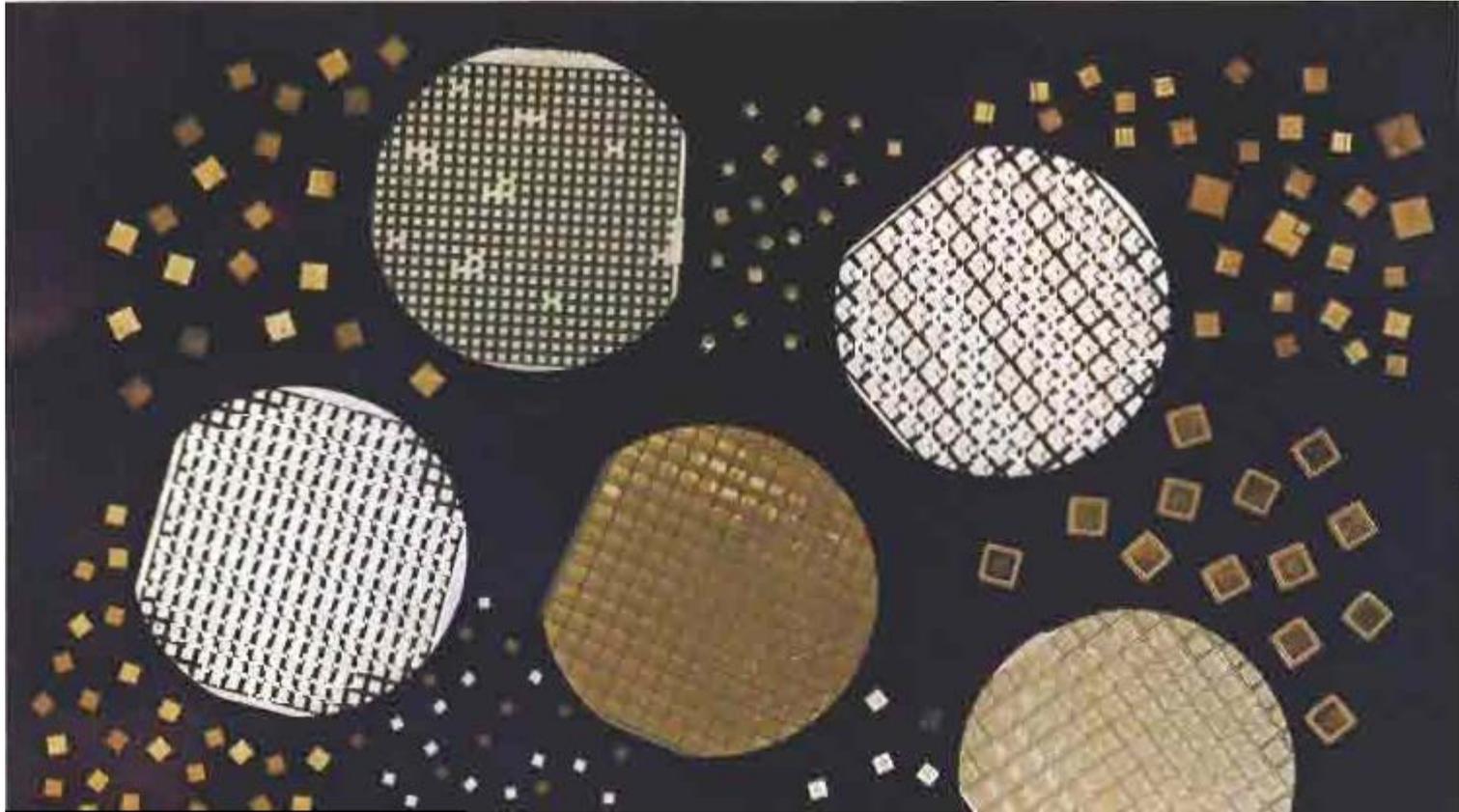


Zona n+ alta concentrazione

Zona n-bassa concentrazione

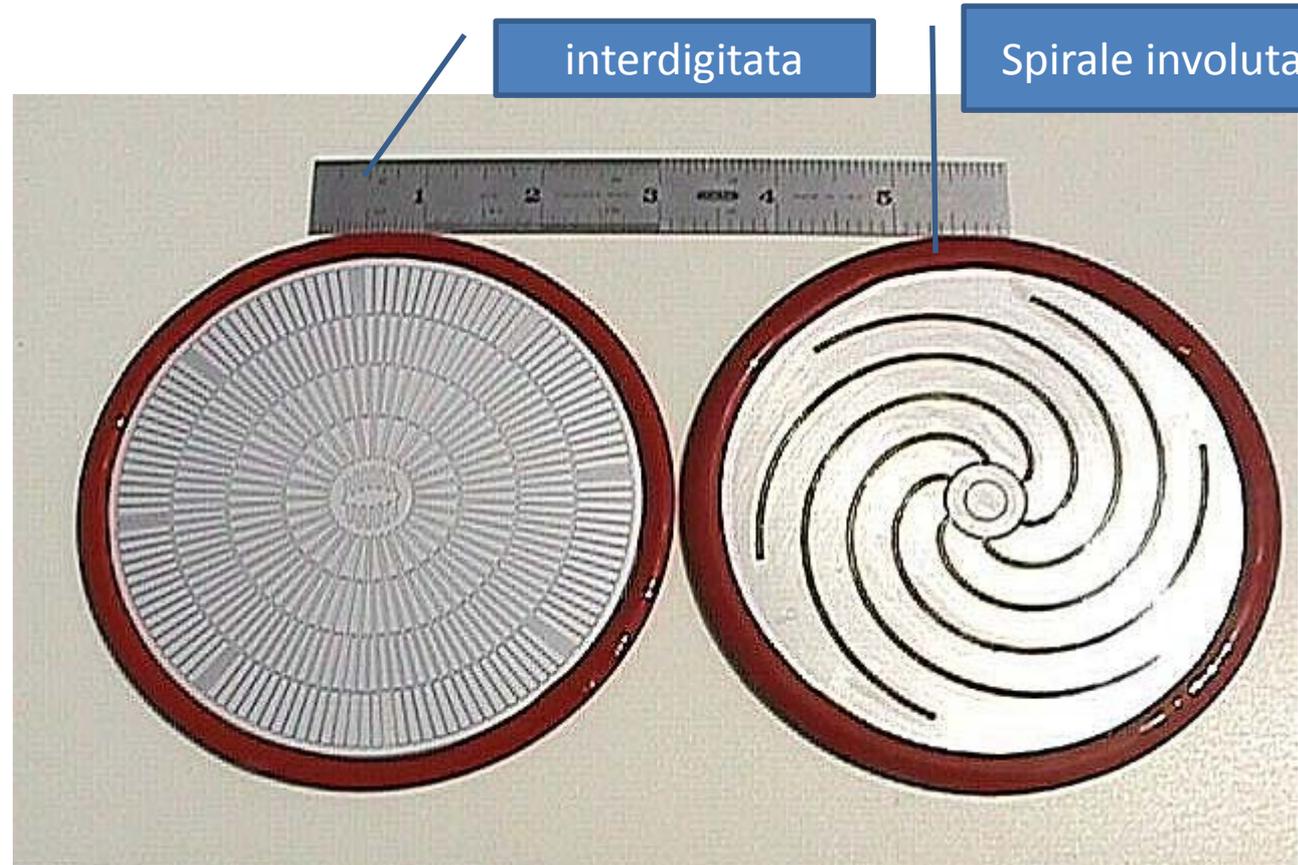
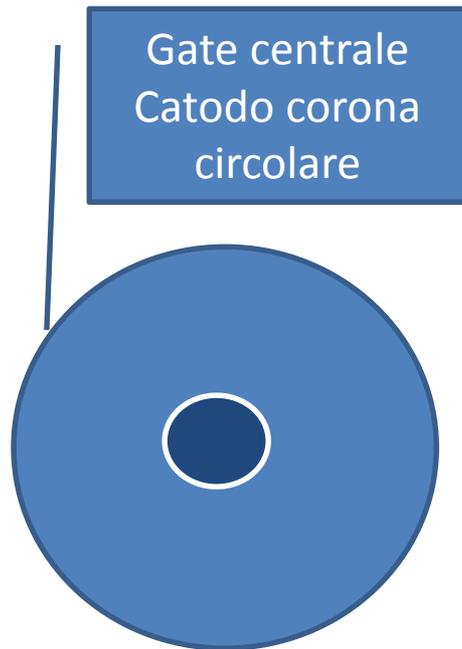
Zona p+ alta concentrazione

50 mm



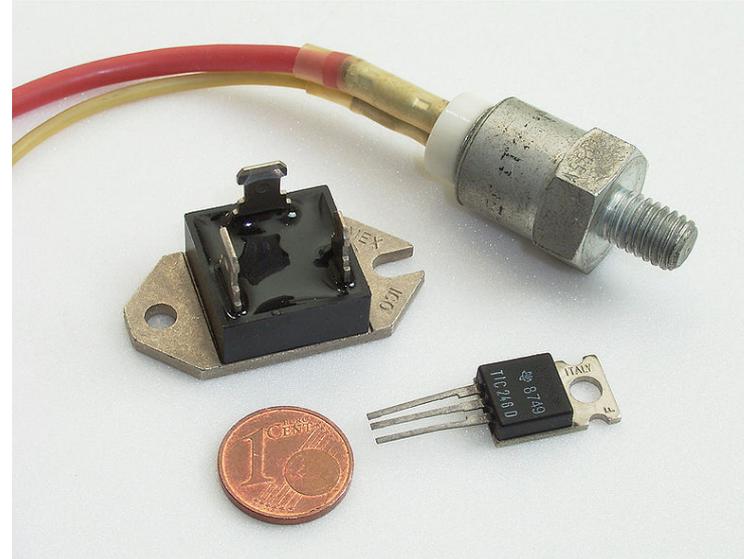
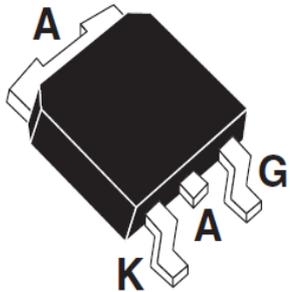
per basse correnti 10A-100Arms la struttura viene realizzata su un *die* di silicio
per alte correnti 100A-1000Arms la struttura viene realizzata su un *wafer* di silicio

CONFIGURAZIONE ELETTRODI



- Per impieghi in bassa frequenza di commutazione la semplice configurazione con elettrodo di gate centrale e' sufficiente
- Per elevate frequenze/correnti di commutazione la geometria degli elettrodi è più complessa

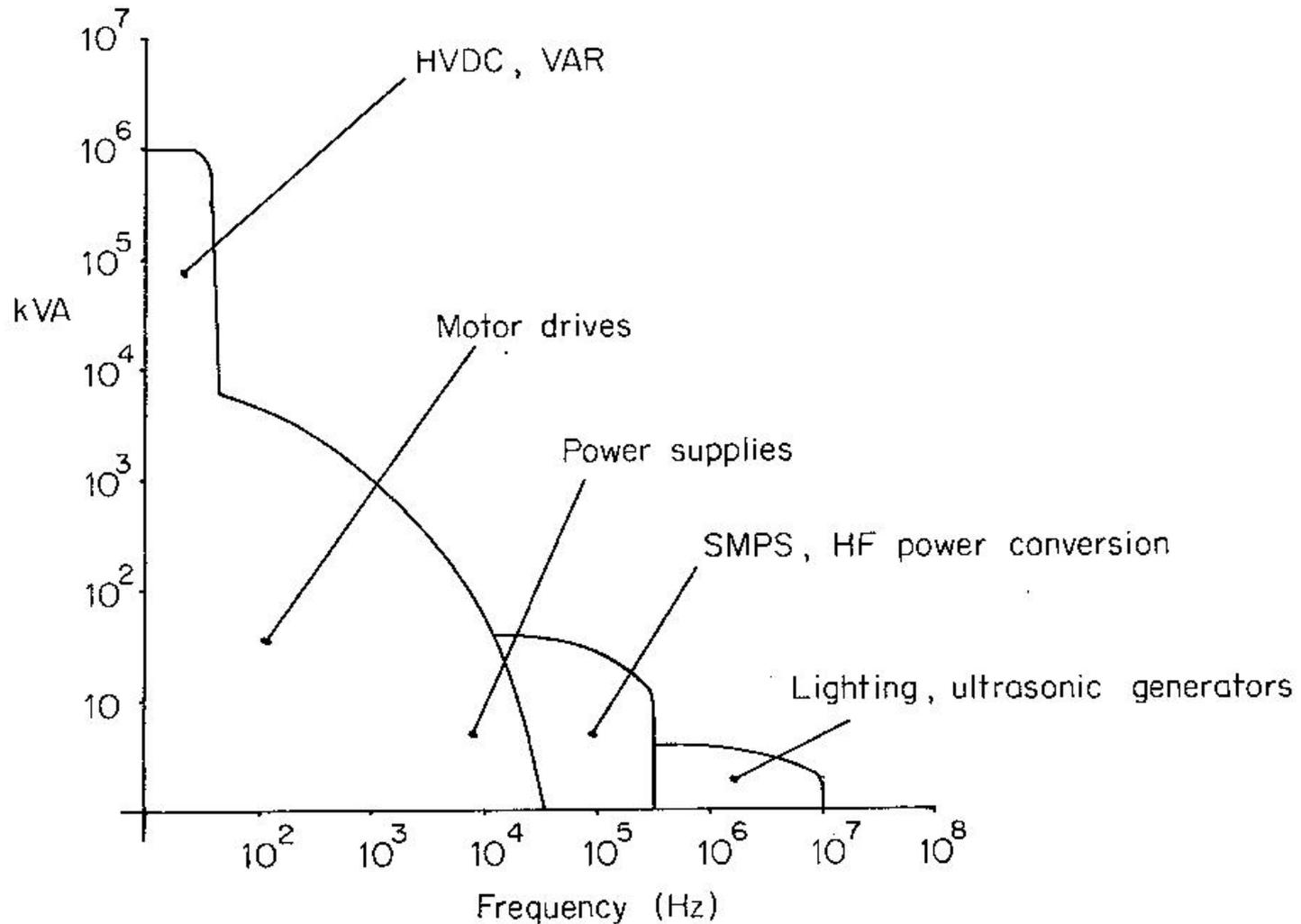
DISPOSITIVI COMMERCIALI



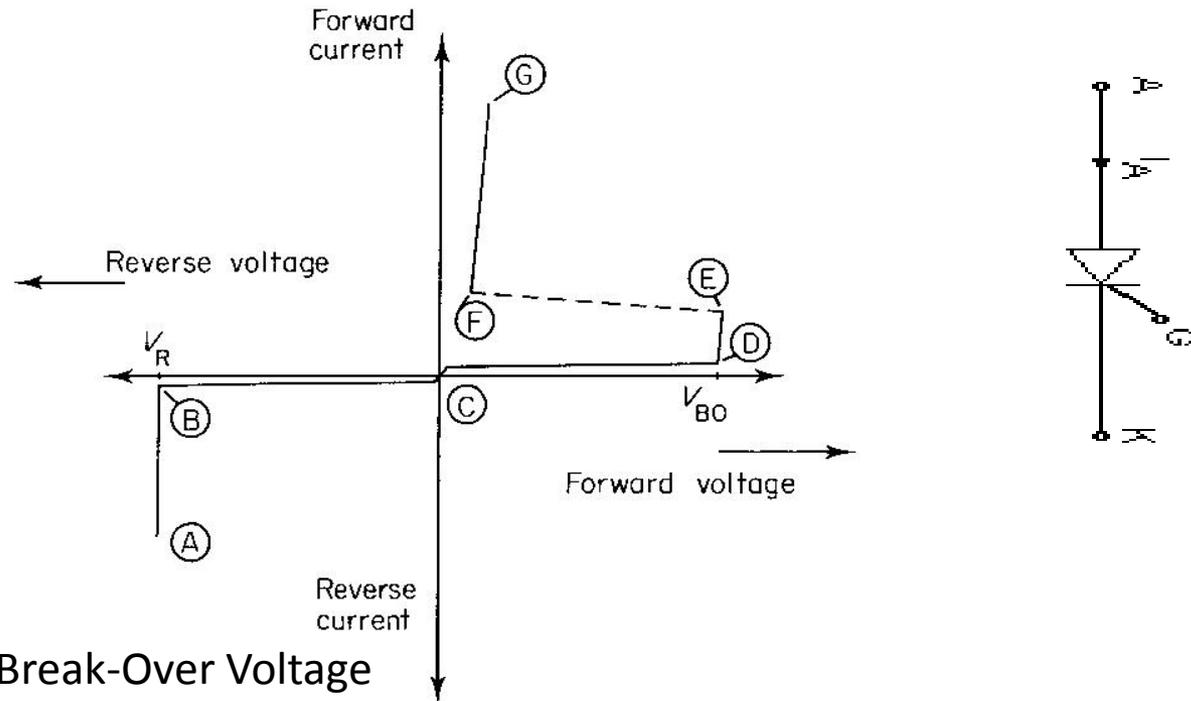
→
Aumento delle dimensioni con la potenza e tensione di funzionamento
(*nota immagini non in scala*)

Il contenitore assolve la funzione di dissipatore del calore, particolarmente per i dispositivi di alta potenza

APPLICAZIONI DISPOSITIVI a 4 STRATI DI POTENZA

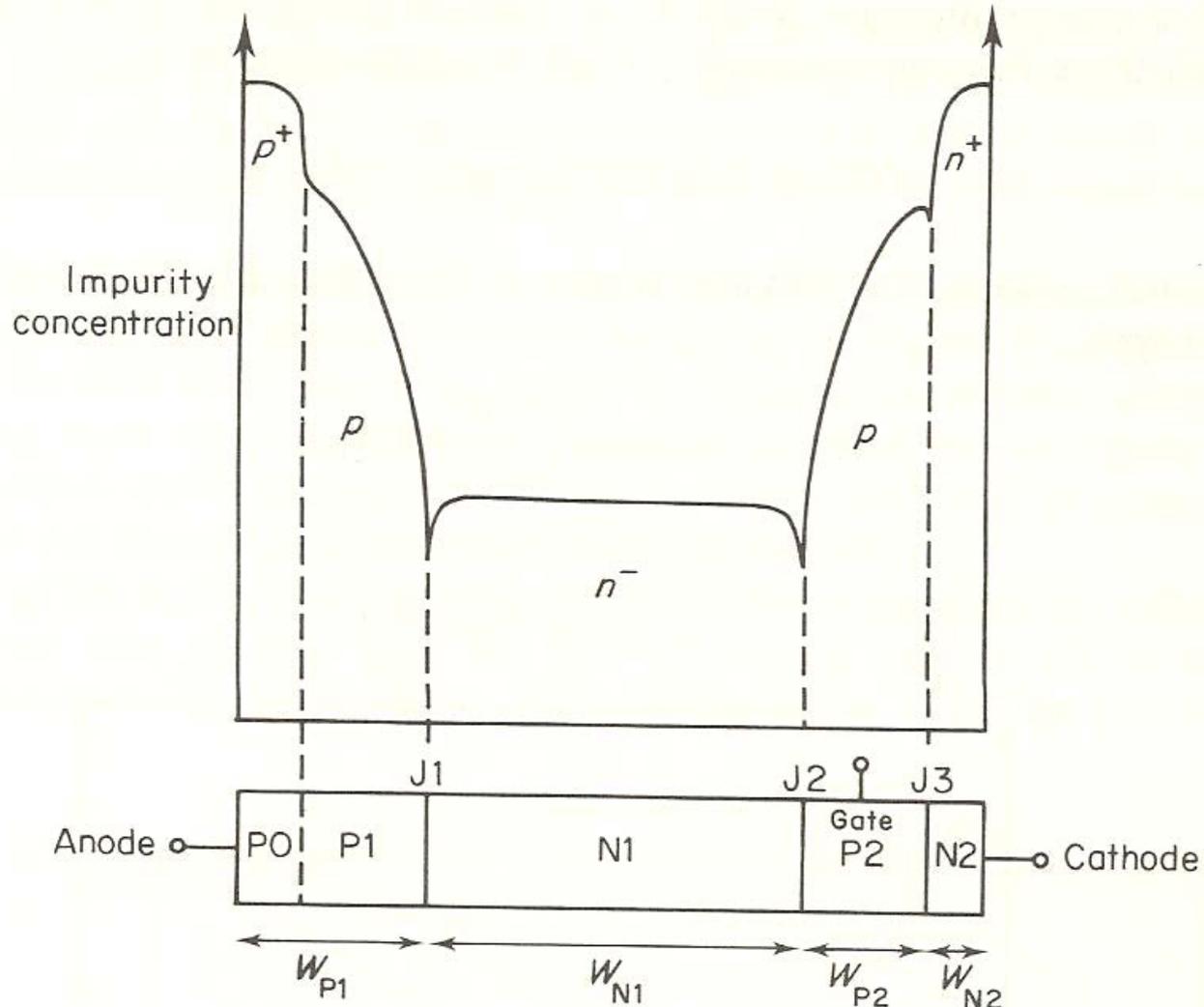


CARATTERISTICA I/V e REGIONI DI FUNZIONAMENTO

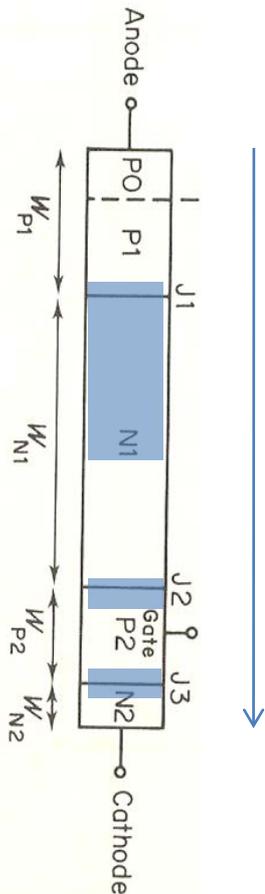


- A -> V_{bo} Forward Break-Over Voltage
- B -> V_r Reverse Breakdown Voltage
- C -> D ($V_{ak} > 0$) Forward Blocking (OFF – STATE)
- D -> E ($V_{ak} = V_{bo}$) $dV_{ak}/dI = 0$
- E -> F Negative resistance region
- F -> G ($V_{ak} > 0$) Forward Conducting (ON – STATE)
- C -> B ($V_{ak} < 0$) Reverse Blocking (OFF – STATE)
- F -> A ($V_{ak} = V_r$) Reverse conducting (BREAKDOWN STATE)

Modello unidimensionale e profili di drogaggio



Analisi OFF-STATE nelle regioni di bloccaggio inverso (reverse-blocking) e diretto (forward-blocking)

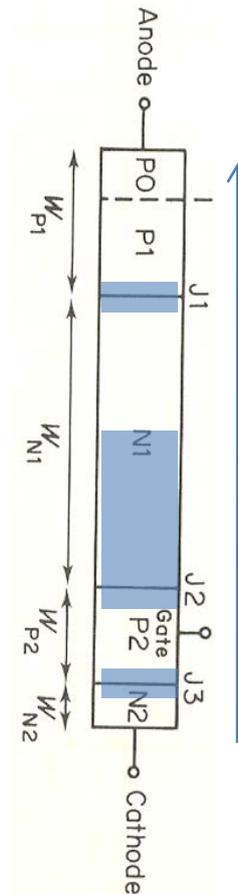


Reverse Blocking

$V_{ak} < 0$

J1, J3 reverse biased
J2 forward biased

Regione di carica spaziale

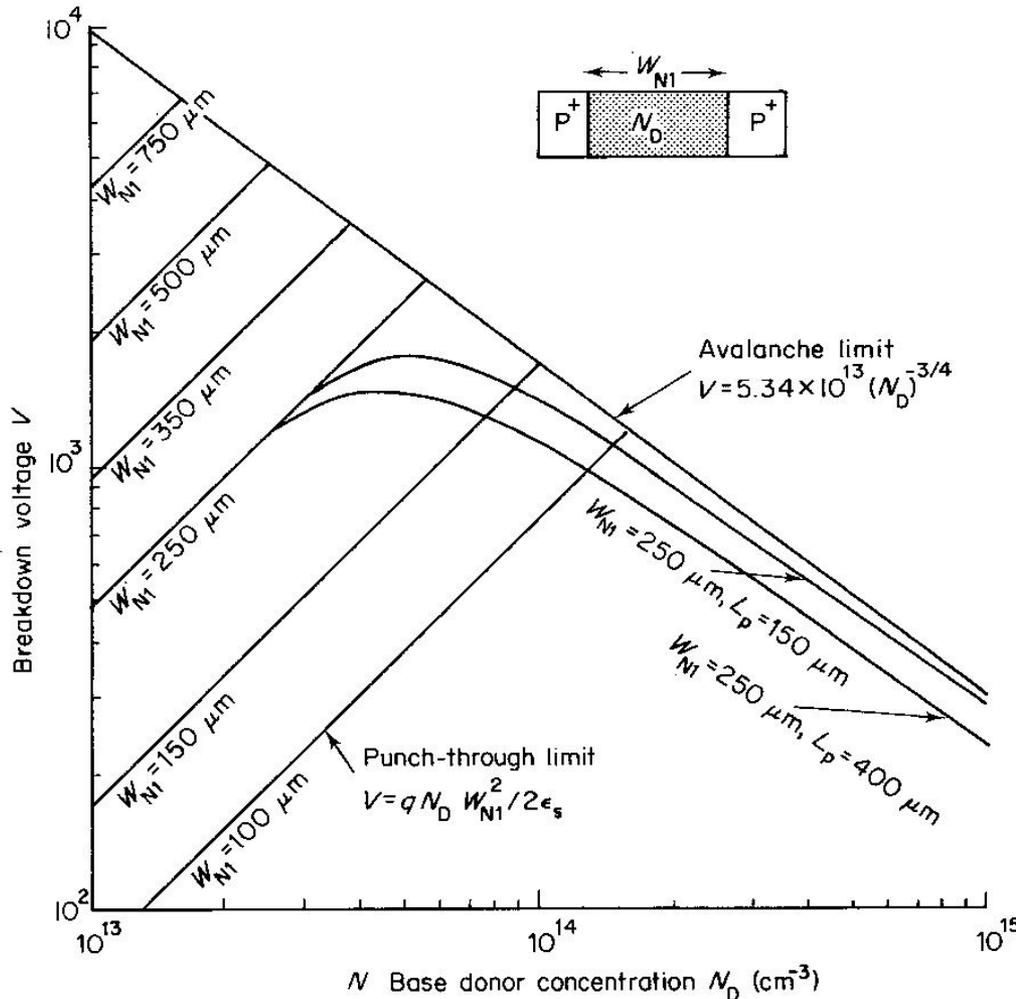


Forward Blocking

$V_{ak} > 0$

J1, J3 forward biased
J2 reverse biased

Tensione di break-down Vr



La regione n_1^- deve essere progettata con un drogaggio N_d e spessore W_{n1} tali da garantire lo stato off per le V_{ak} nelle regioni di *forward e reverse blocking*.
La tensione di *breakdown* V_r può essere raggiunta per i due fenomeni:

- PUNCH TROUGH
- AVALANCHE

Normalmente si preferisce raggiungere il *breakdown* per effetto valanga con un maggiore spessore W_{n1}

Figure 2.3 Examples of maximum breakdown voltage of reverse biased thyristors as a function of n -base donor concentration for various values of the n -base width W_{N1}

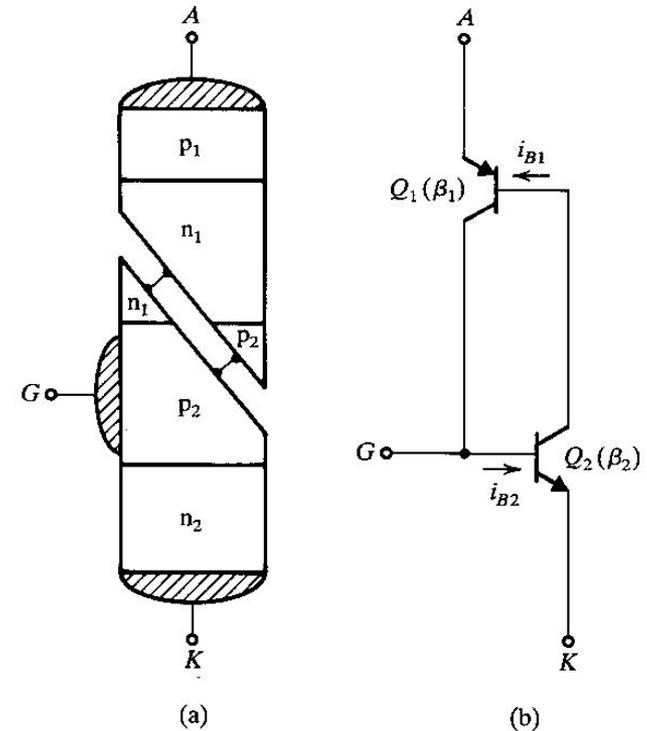
Innesco (Turn-on)

Nella regione diretta ($V_{AK} > 0$) si può raggiungere lo stato di innesco grazie ad un processo rigenerativo (reazione positiva) che può essere spiegato con un modello equivalente a 2 transistor bipolari proposto da Shockley (1950) e poi Ebers (1952).

Assumendo nulla la corrente di gate, si noti che le correnti di base sono fornite dalle correnti di collettore e quindi vengono amplificate in un ciclo $\beta_1 * \beta_2$.

Quindi una volta che una piccola corrente può circolare si può dimostrare che in un certo tempo i due BJT si pilotano verso lo stato della saturazione.

L'innesco di questo processo può essere fatto con l'iniezione di un impulso di corrente tramite il gate che controlla quindi l'istante della commutazione da OFF ad ON



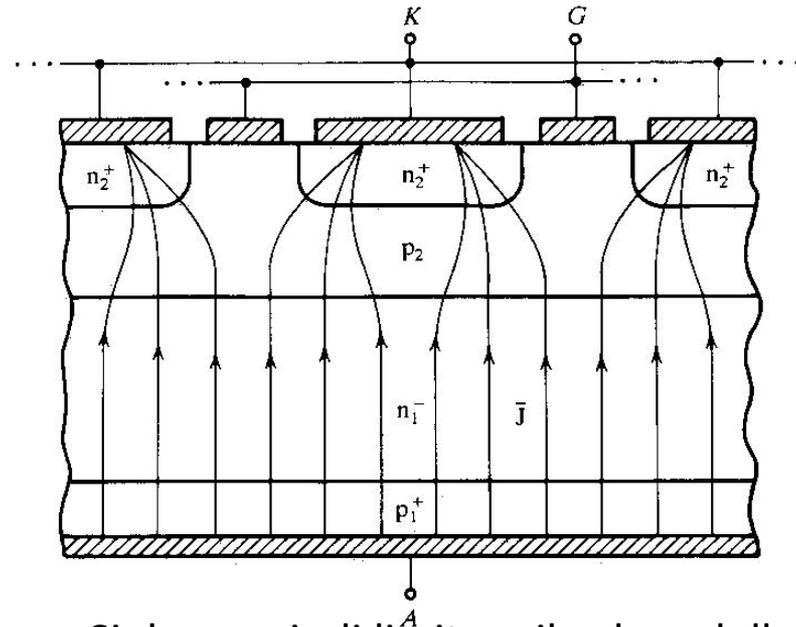
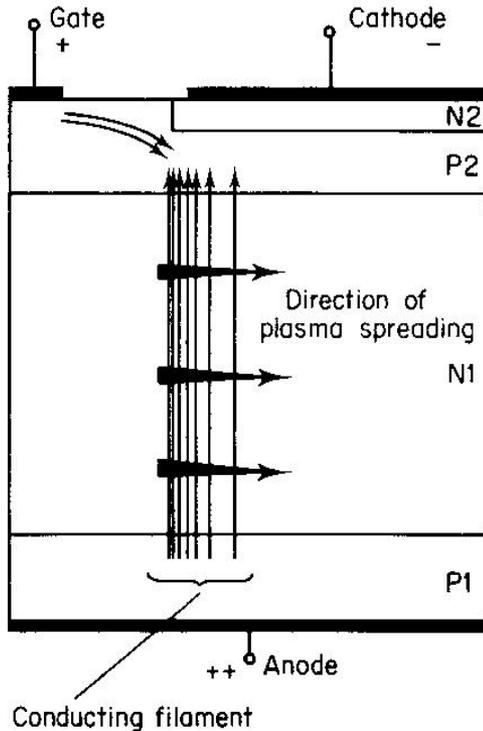
Modalità di Innesco

Condizione di innesco $\alpha_1 + \alpha_2 \geq 1$ (aumento della densità di corrente)

Può avvenire per tre diverse modalità:

- Raggiungimento della $V_{\text{break-over}}$
- Innesco con iniezione di corrente tramite il Gate
- Elevato dV_{ak}/dt

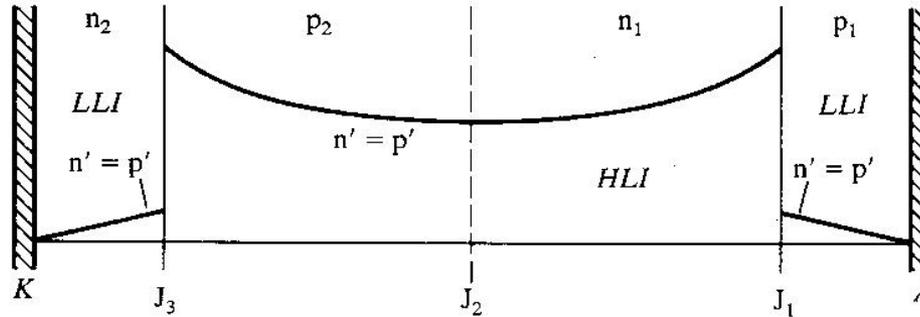
Diffusione / distribuzione della corrente all'innesco (Turn-on current spreading / focusing)



Nei primi istanti di tempo ($0.5-5 \mu s$) la corrente si concentra con alta densità lungo filamenti conduttivi vicini alle regioni di gate \rightarrow nascita di punti caldi

Si deve quindi limitare il valore della corrente di anodo in modo da garantire il raggiungimento della completa conduzione su tutta l'area \rightarrow limiti su di/dt
Tipicamente $di/dt \text{ max} = 1000-2000 \text{ A/s}$ per un dispositivo da 100 A

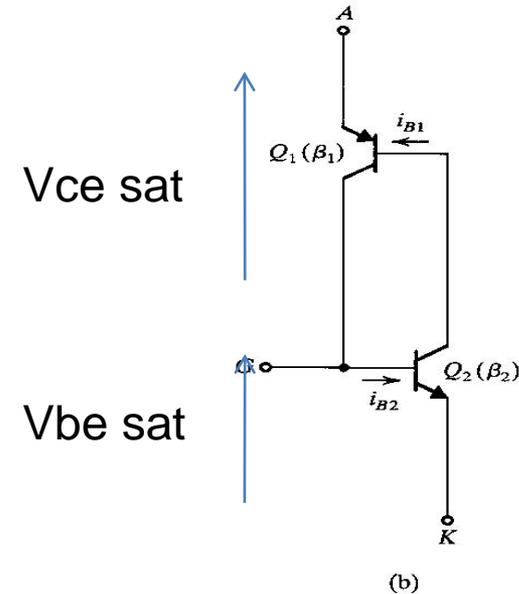
Stato di conduzione (ON STATE)



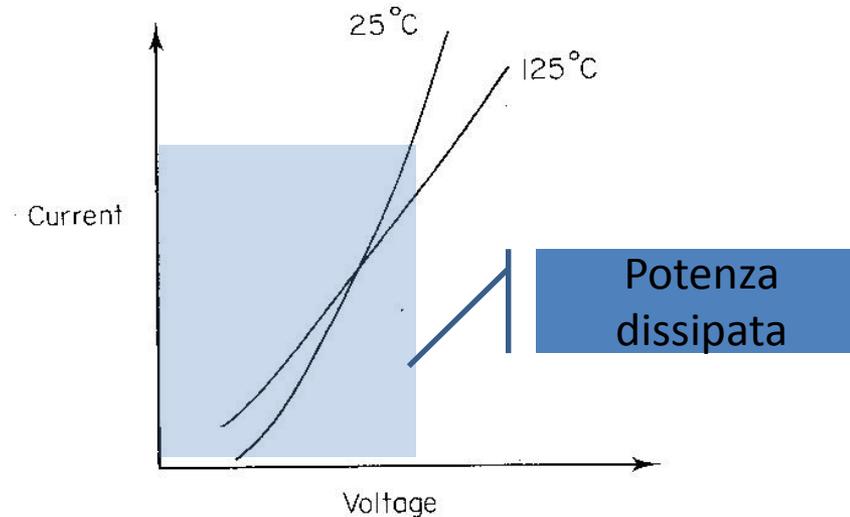
19.4 Excess carrier concentrations in an SCR in its on state. The two middle regions are in high-level injection, causing the device to behave like a pin diode.

In questa situazione abbiamo le 3 giunzioni J1, J2, J3 in conduzione

Risulta una $V_{AK} = V_{hold} = V_{ce sat} + V_{be sat}$
Per un dispositivo al silicio $V_{hold} \approx 0.2V + 0.8V = 1V$



Stato di conduzione (ON STATE)



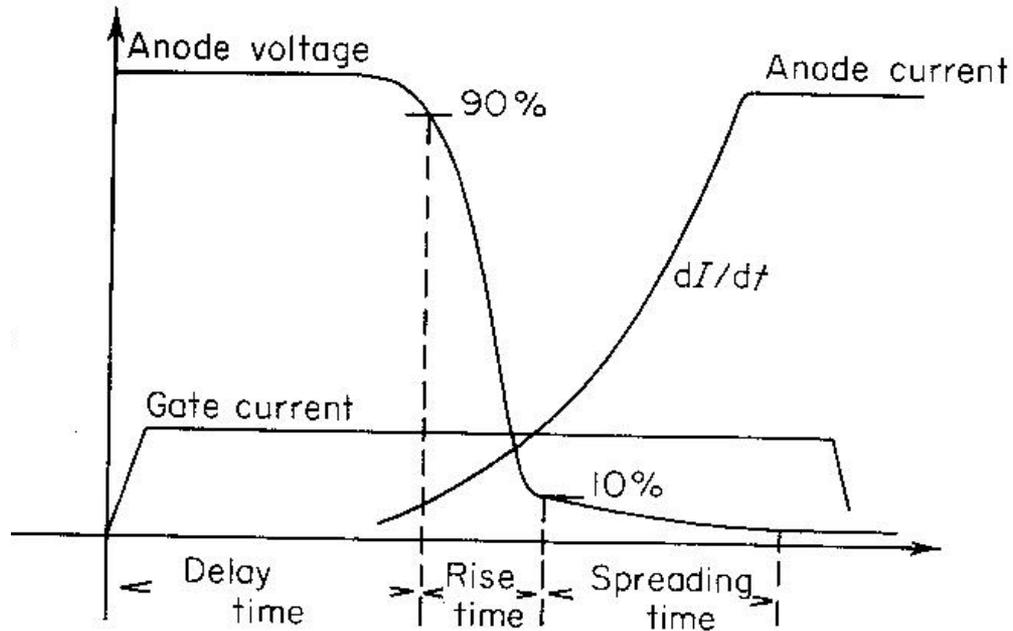
Nella condizione di ON il dispositivo può condurre elevate correnti con valori di tensione $V_{ak} \geq V_{hold}$ (tensione di mantenimento).

Il valore di V_{hold} deve essere progettato e mantenuto basso per limitare la potenza dissipata ($V_{ak} \cdot I_{ak}$) che a sua volta determina la temperatura operativa.

L'aumento della temperatura porta ad un abbassamento dei valori di corrente e diminuisce la vita del dispositivo → progetto termico

La corrente impulsiva (*surge current*) può essere anche 10 volte la corrente nominale del SCR e porta a riscaldamenti localizzati con temperature 4-5 volte quelle di funzionamento in corrente continua.

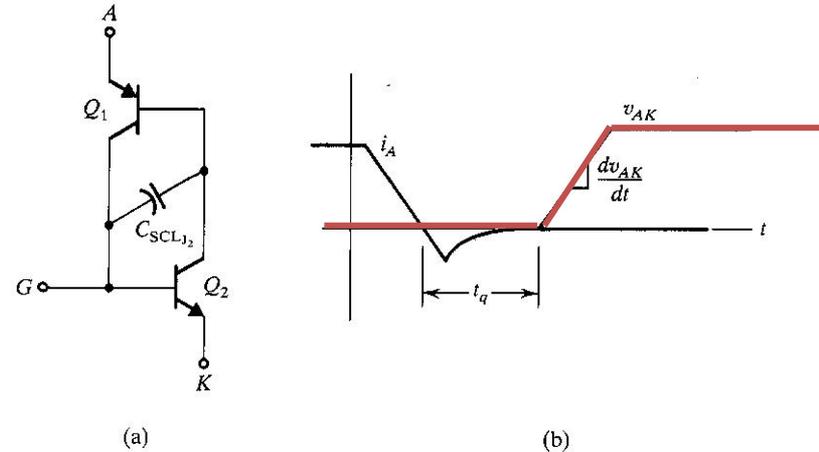
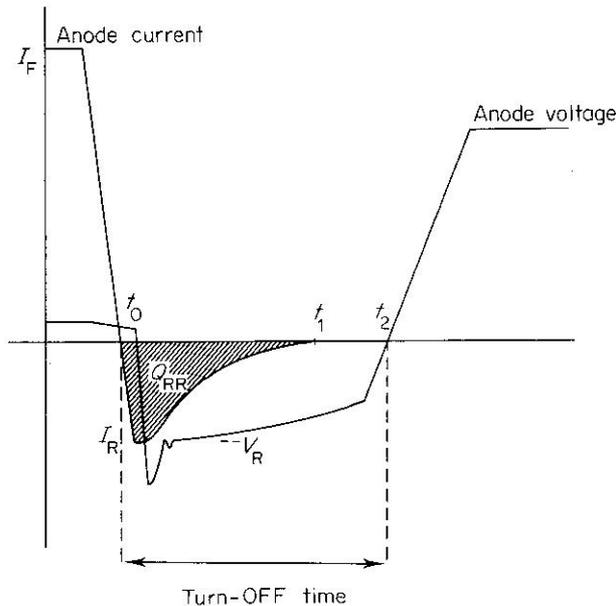
Tempo di accensione (Turn-On Time)



Il tempo di accensione e' la somma di tre componenti

- Tempo di ritardo (delay time)
- Tempo di salita (rise time)
- Tempo di diffusione (spreading time)

Tempo di spegnimento (Turn-Off Time)



re 19.8 (a) Two-transistor model of an SCR showing the capacitance of the SCL at junction J_2 . (b) Reappplied forward voltage at the end of the minimum turn-off time t_q .

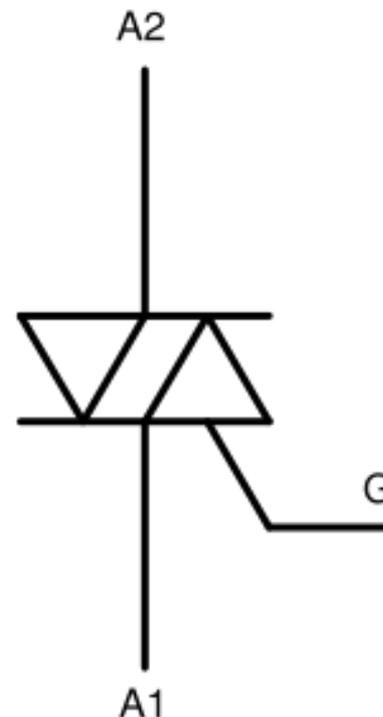
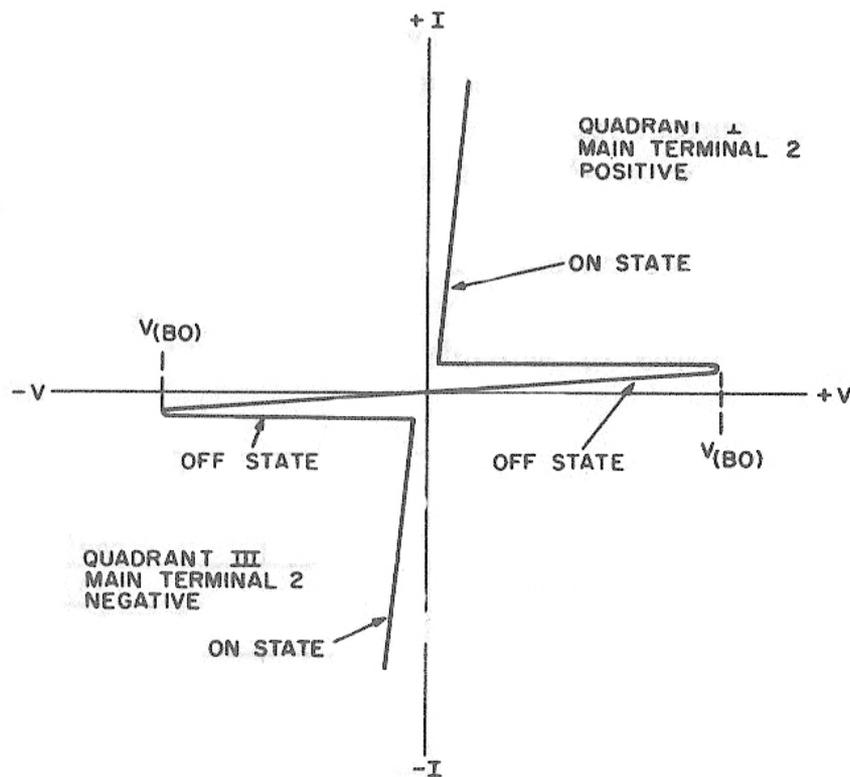
Lo stato di OFF si raggiunge quando la corrente e' scesa al di sotto della corrente di mantenimento (I_{hold}).

Il tempo per lo spegnimento (serve a togliere l'eccesso di carica (Q_{RR} in figura associata alla Capacità della regione di carica spaziale) facendo circolare una corrente anodica inversa.

In questo intervallo la tensione anodo si inverte ed in alcuni casi si usa un diodo in parallelo a V_{AK} per mantenere a zero la tensione.

La tensione V_{AK} puo' essere riapplicata positiva dopo il tempo di turn-off.

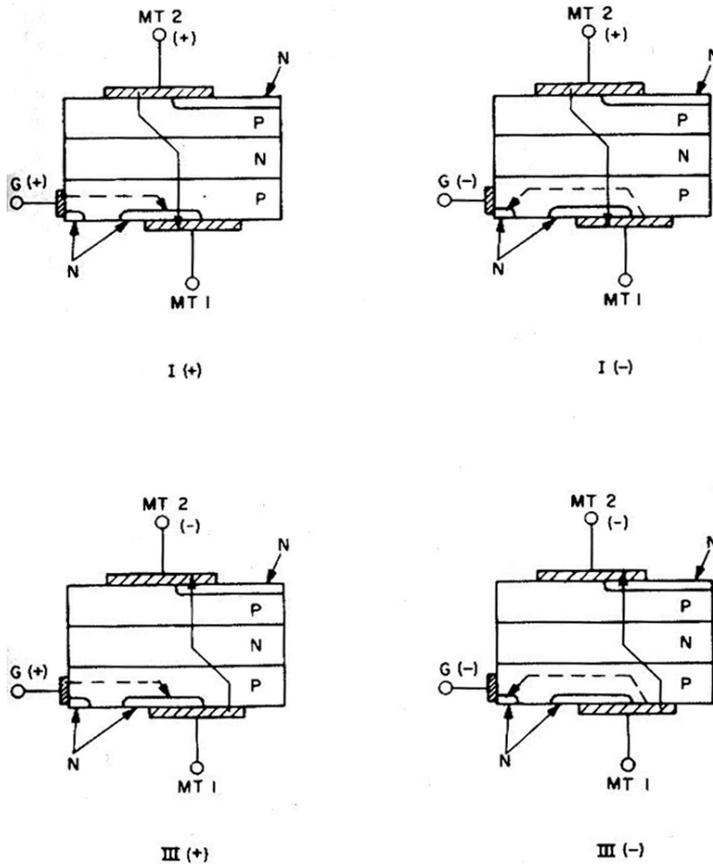
TRIAC



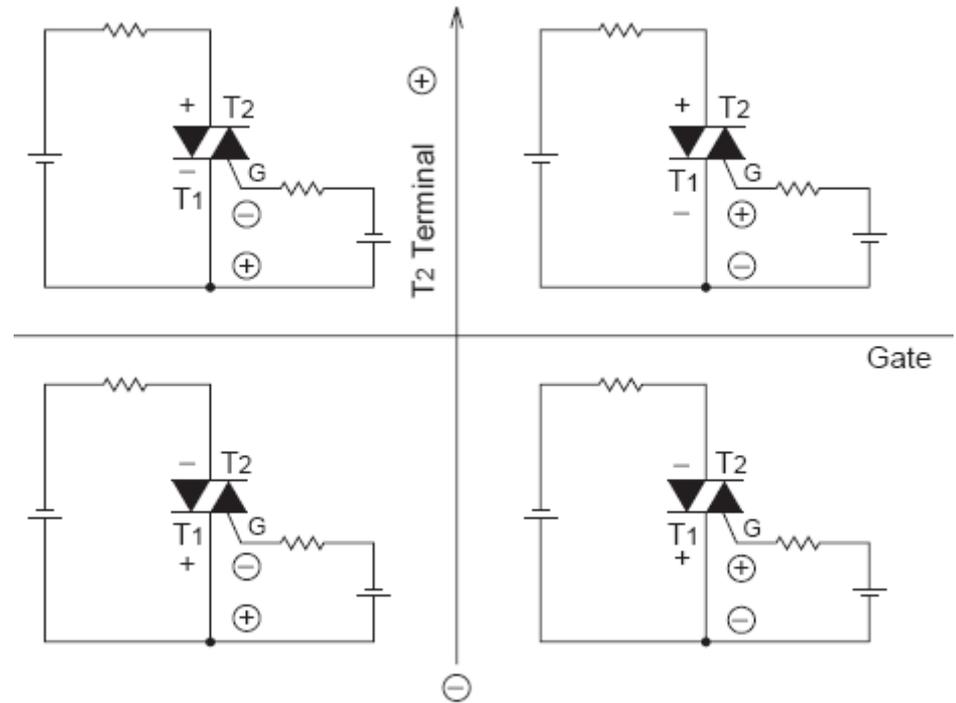
- Triac principal voltage-current characteristics

Il **Triac** è un dispositivo a semiconduttore, specificamente progettato per controllare carichi in corrente alternata (dall'inglese **Triode for alternating current**). Può quindi essere attraversato da corrente nelle due direzioni.

TRIAC triggering modes



Current flow in a triac.



Le correnti di gate per i 4 modi di *triggering* hanno valori diversi.

TRIAC gate circuits

Examples of gate trigger circuit				
I • III Mode	<p>SBS • diac</p>	<p>Lead relay</p>	<p>Photo triac coupler</p>	<p>Photo thyristor coupler</p>
II • III Mode	<p>Pulse transformer</p>	<p>IC. Transistor</p>	<p>Transistor oscillation</p>	
I • IV Mode	<p>IC. Transistor</p>	<p>Auxiliary trigger of BCR1AM</p> <p>BCR1AM Guarantees the IGT (10 mA) of the IV mode. Use the circuit as shown on left.</p>		